



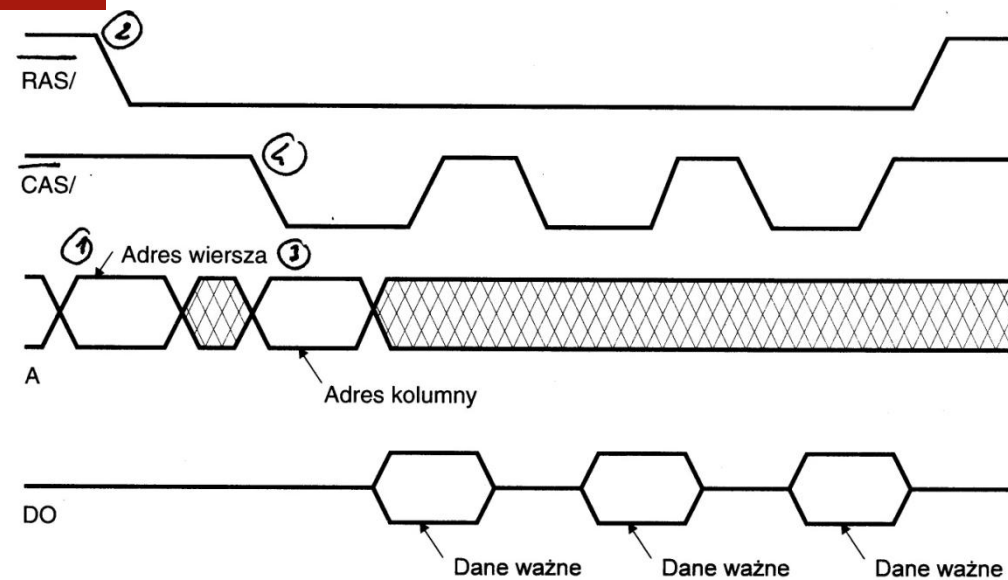
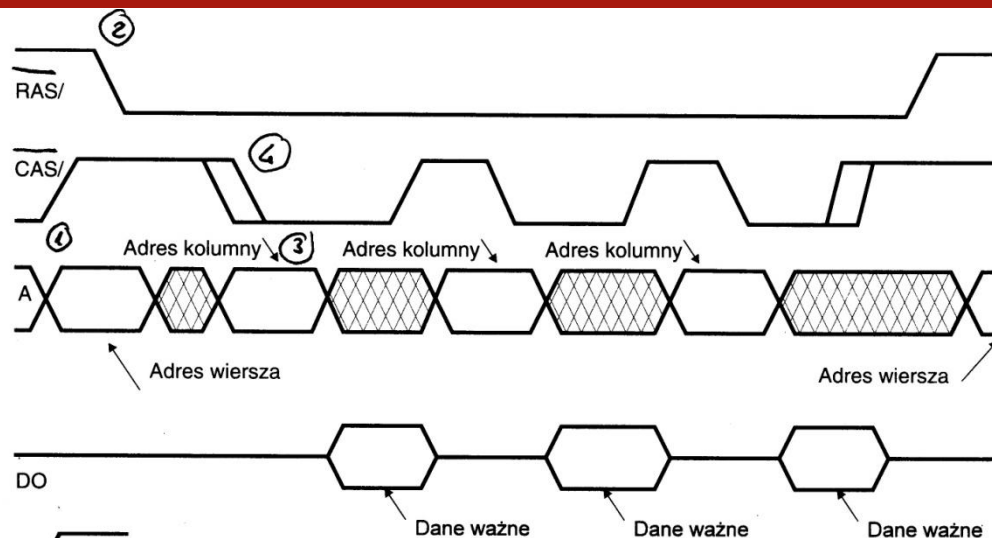
Politechnika Wrocławska

Podstawy Techniki Mikroprocesorowej wykład 7: pamięć (2)

Dr inż. Jacek Mazurkiewicz
Katedra Informatyki Technicznej
e-mail: Jacek.Mazurkiewicz@pwr.edu.pl

DRAM - specjalne tryby pracy

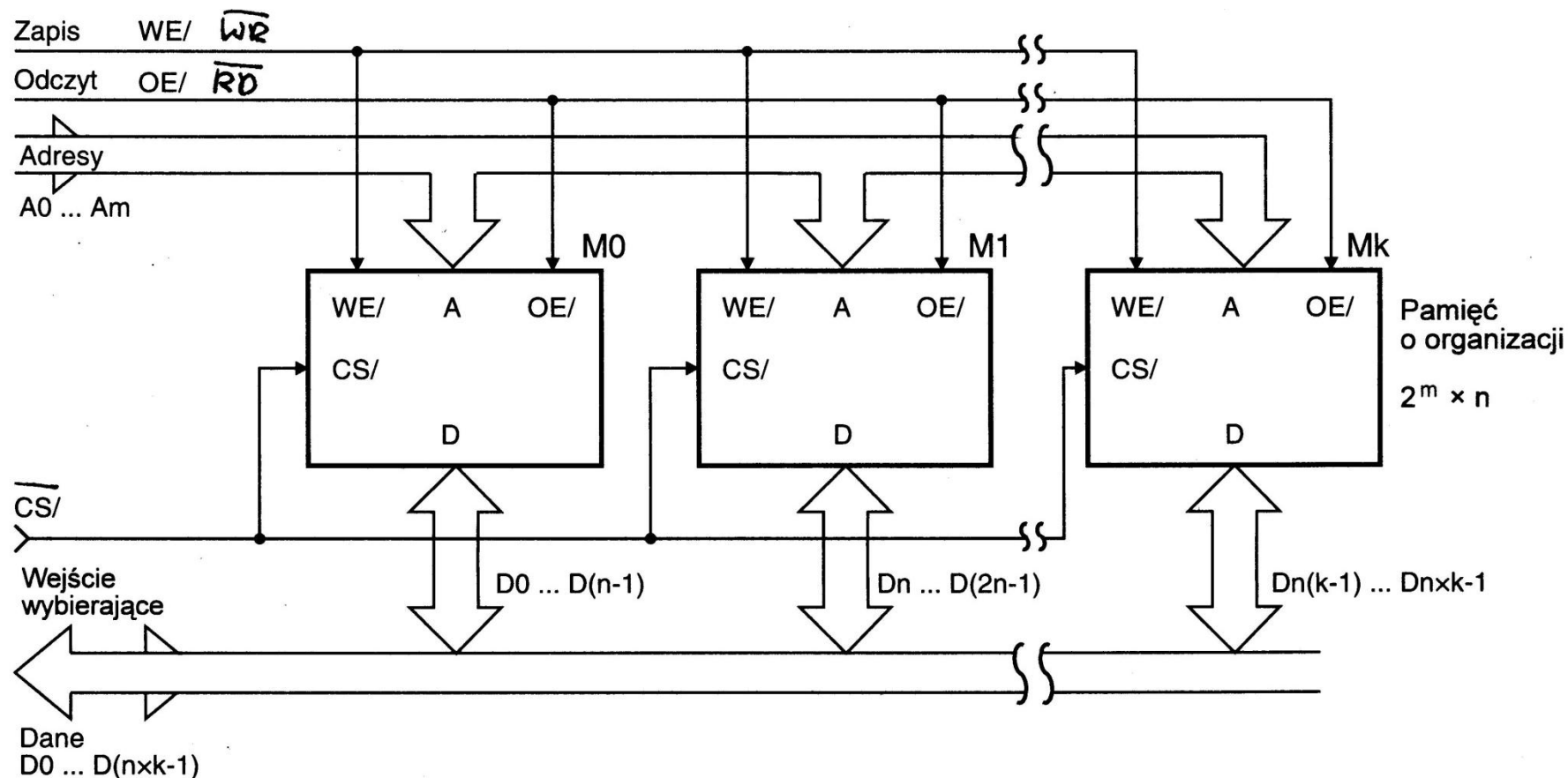
- odczyt
- modyfikacja-zapis
- tryb stronicowy



- tryb nibble

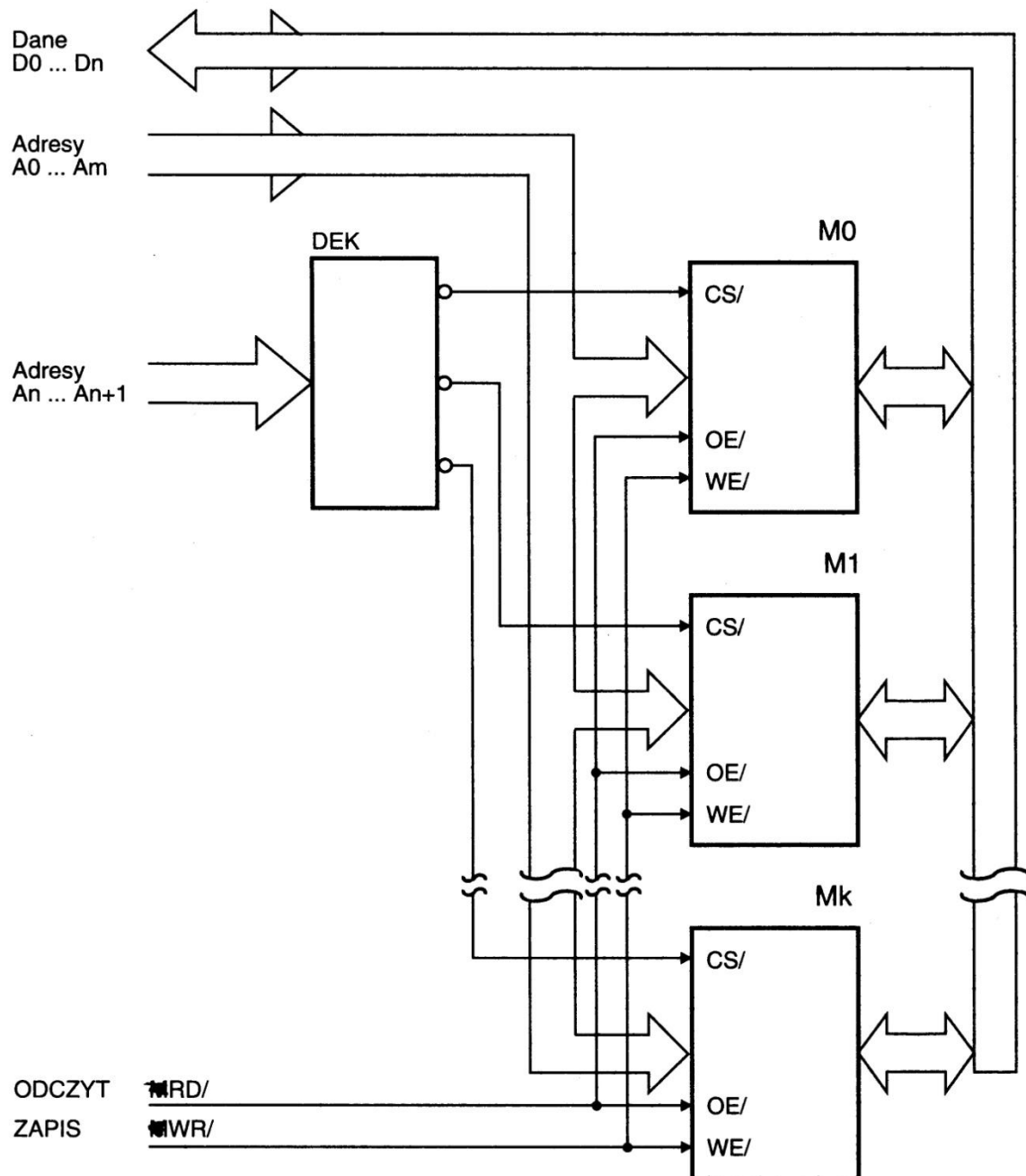


Bloki - większa szerokość słowa

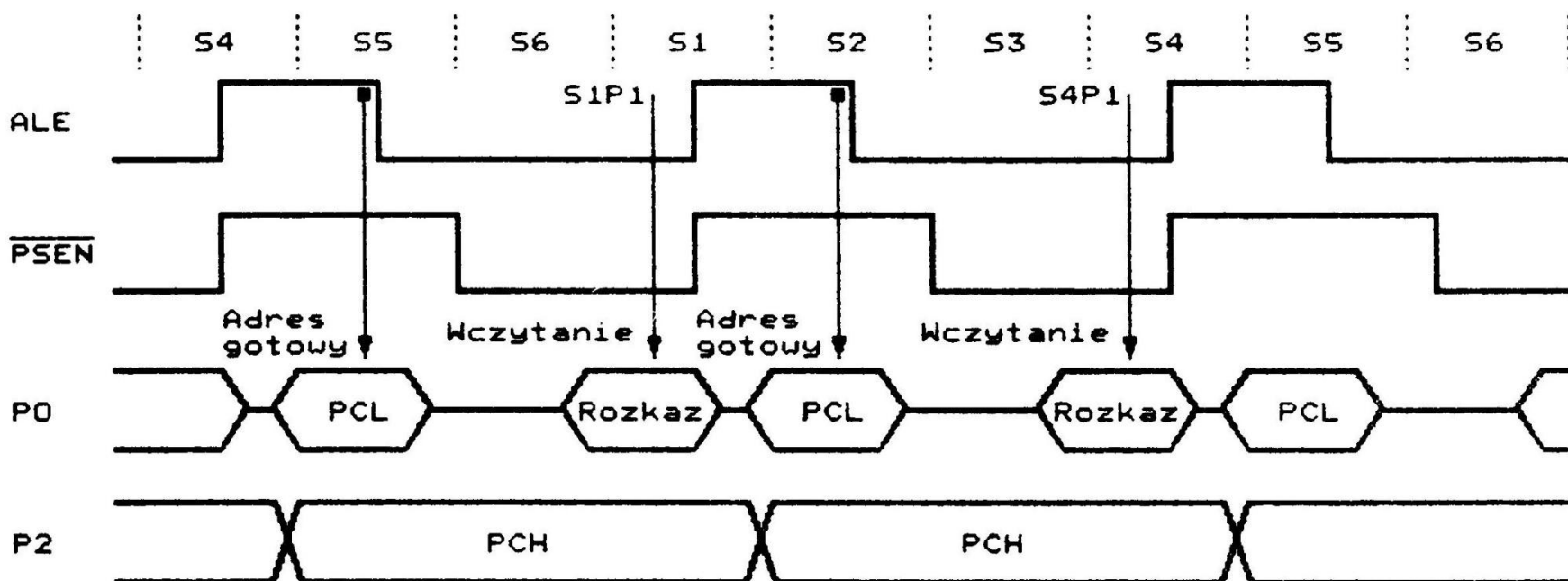




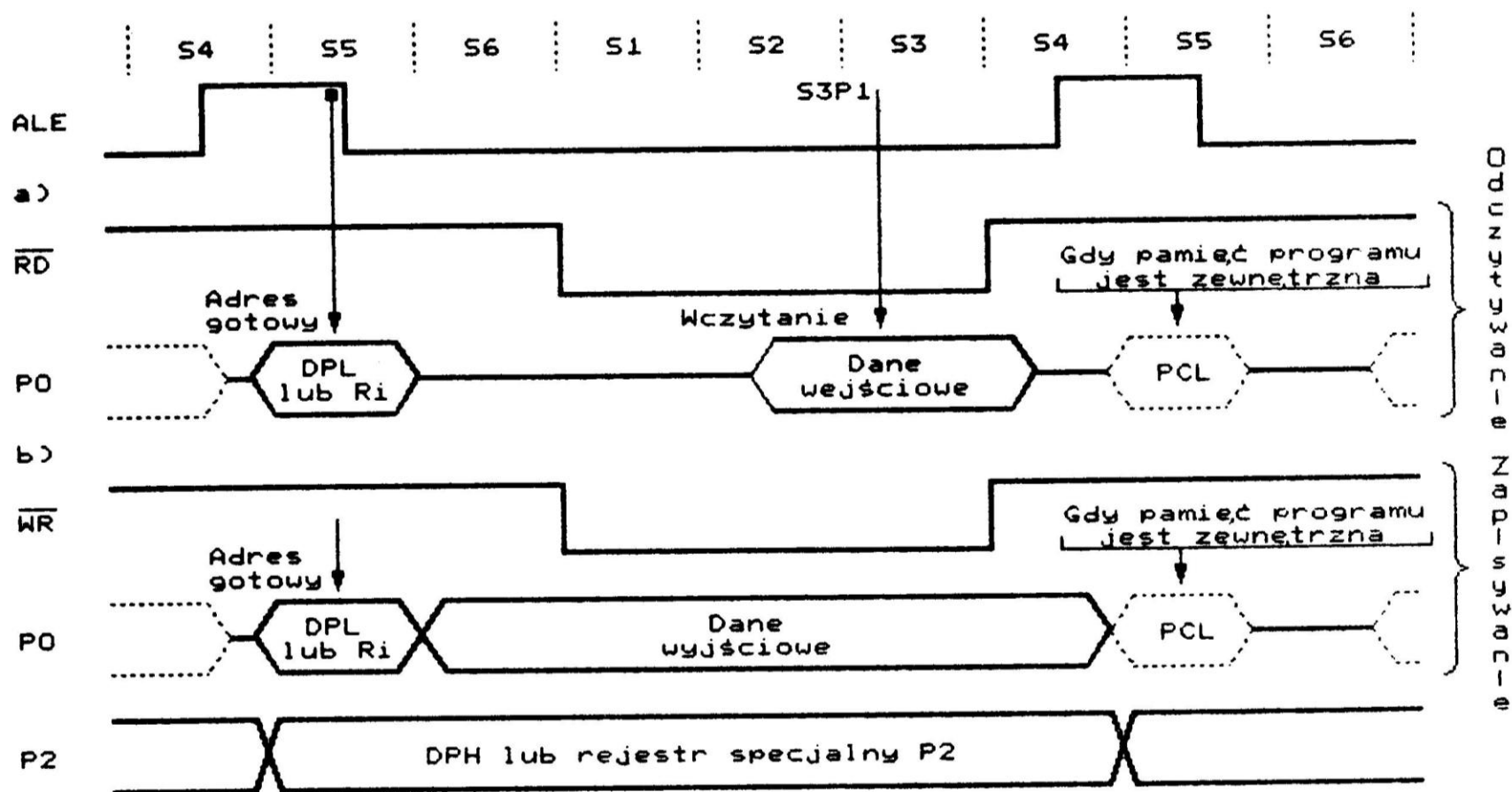
Bloki - adres



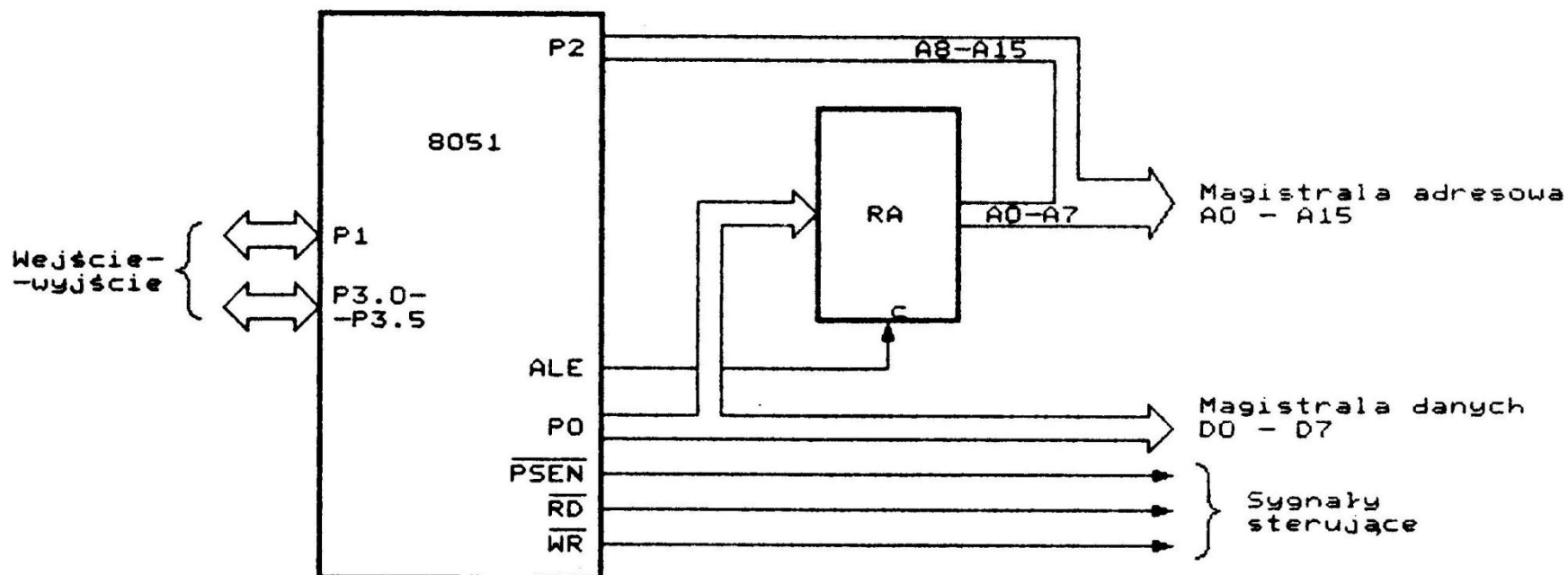
8051 - odczyt zewnętrznej pamięci programu



8051 - odczyt i zapis zewnętrznej pamięci danych

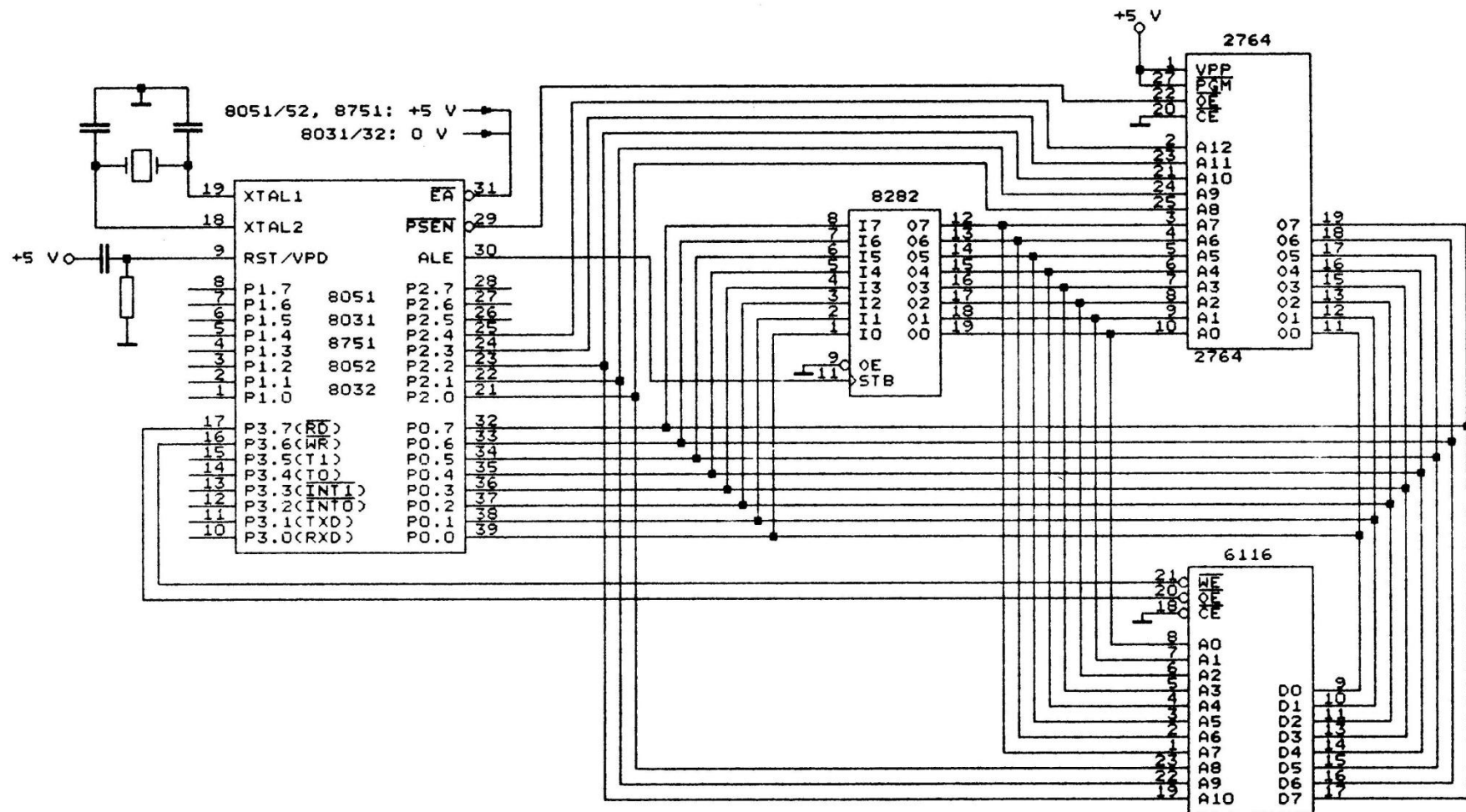


8051 - rozdział magistral



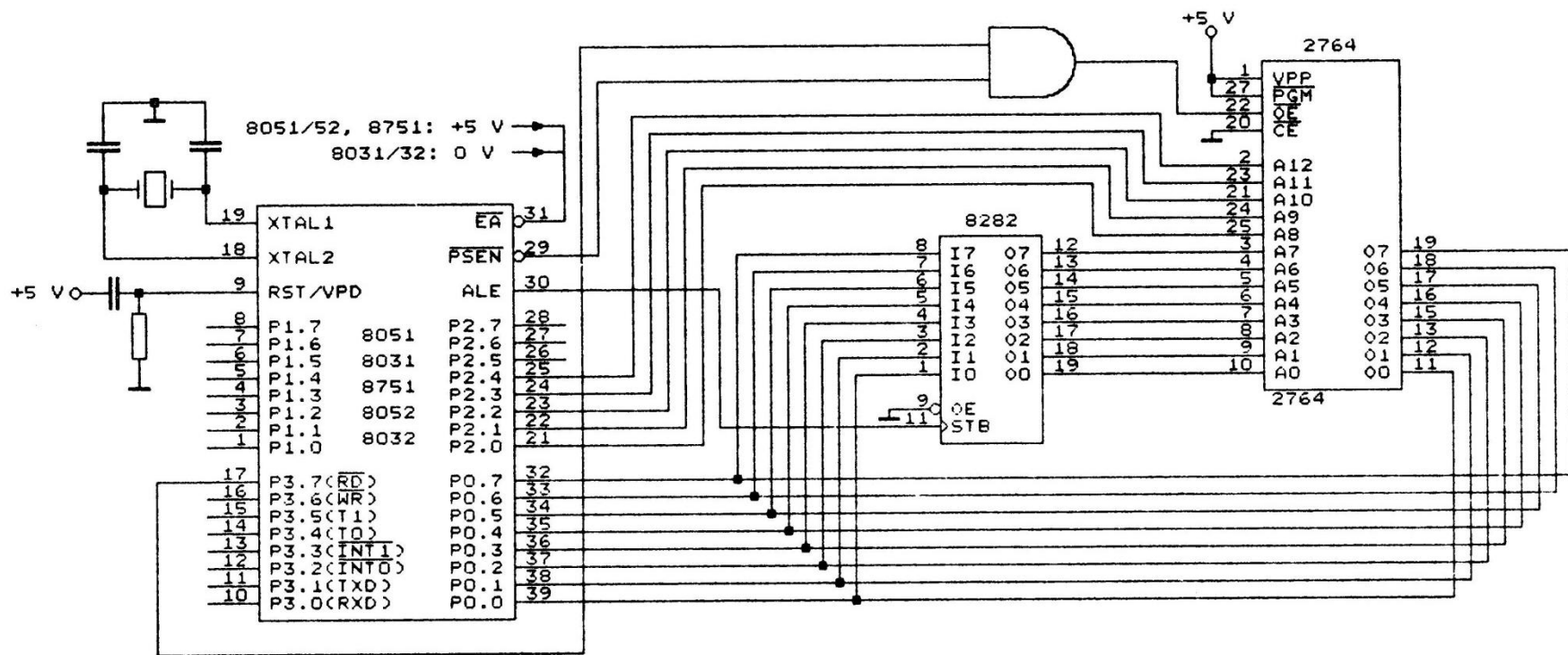


8051 - zewnętrzna pamięć programu i danych





8051 - wspólna zewnętrzna pamięć programu, danych

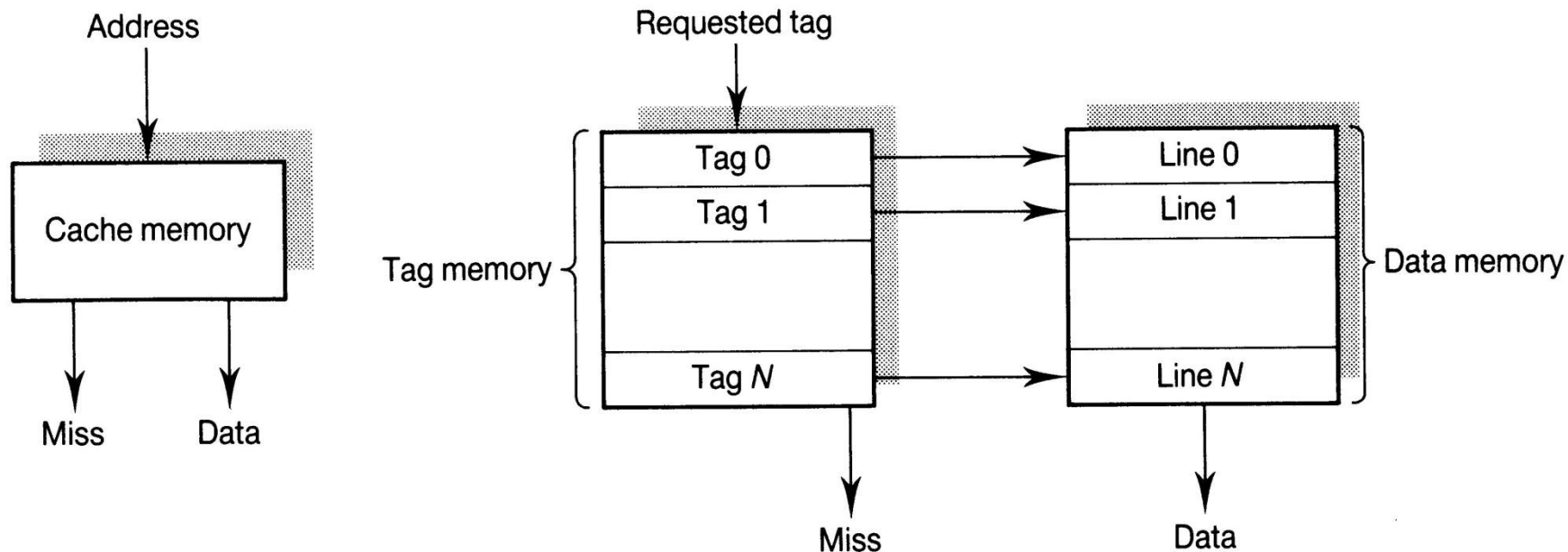


Cache - pamięć podręczna

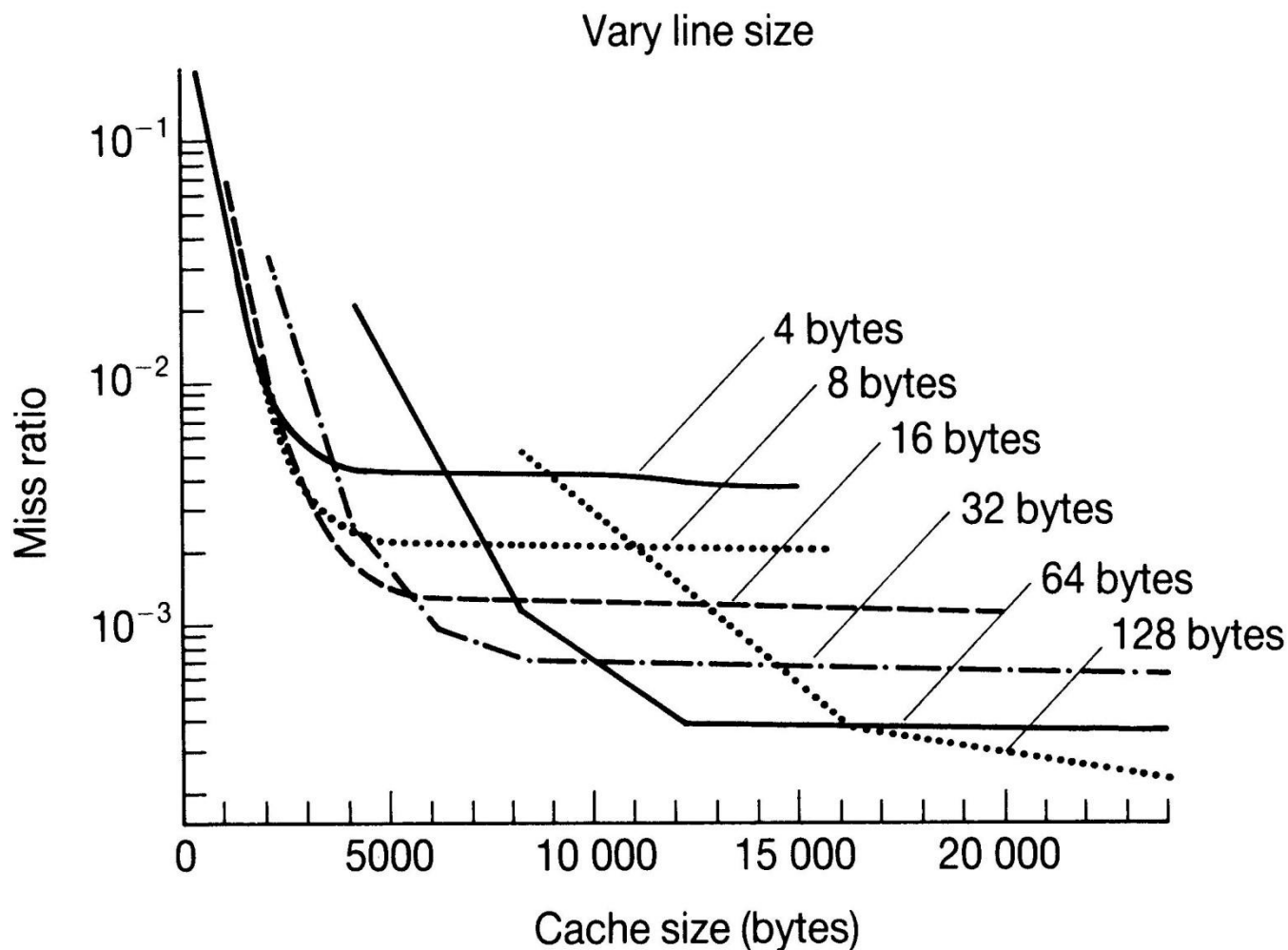
- pod ręką procesora
- „nie dzielę się jedzeniem”
- odrębna magistrala
- może być po harvardzku
- nie może być duża
 - zbyt długi czas przeglądu - sens wyparuje
 - ekonomia!

Cache - elementarne normy (1)

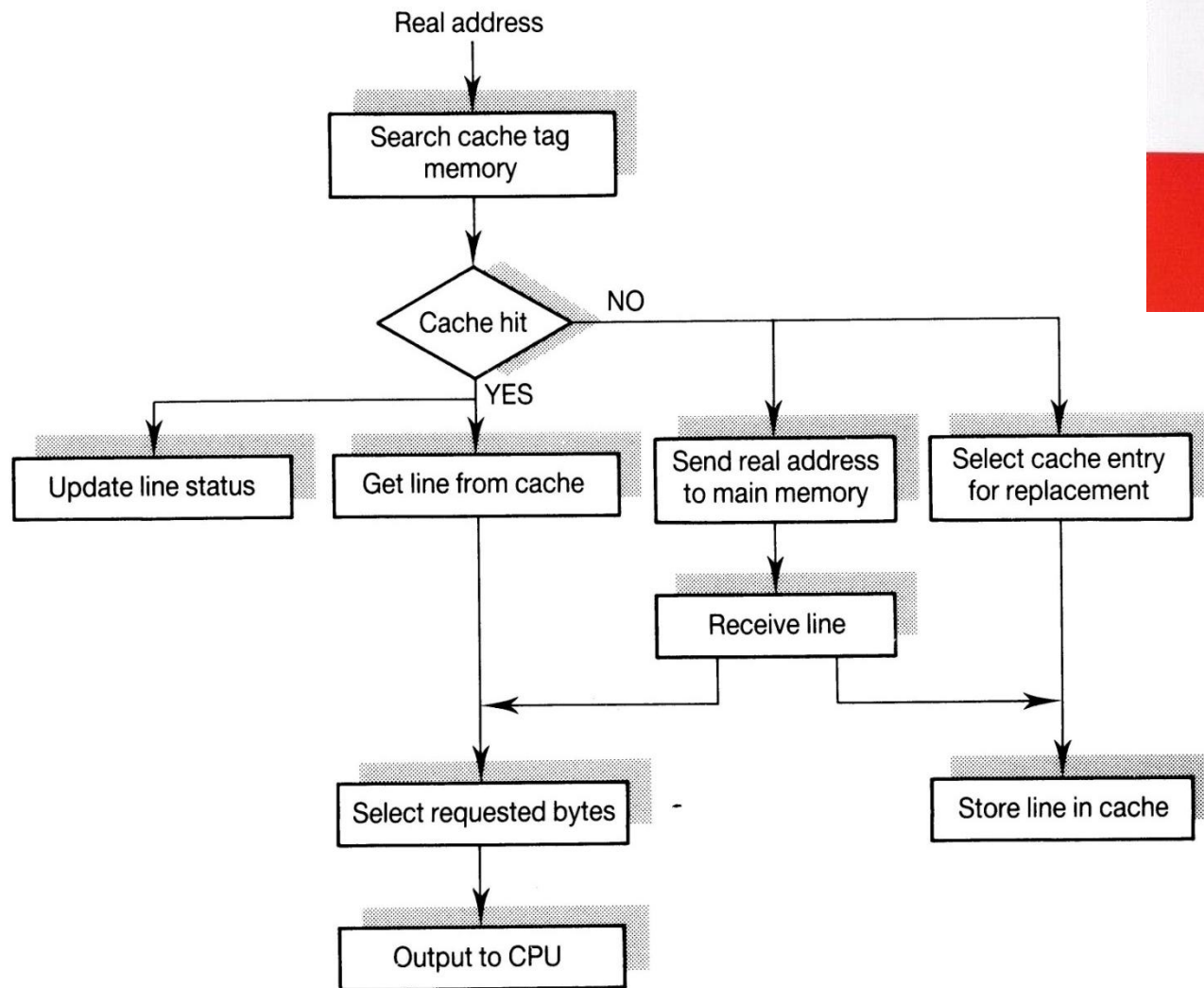
- hit ratio - co trzeba jest w cache
- miss ratio - niestety ni ma!
- $\text{hit ratio} + \text{miss ratio} = 1$



Cache - elementarne normy (2)



Cache - jak robotajet w kalhozie?

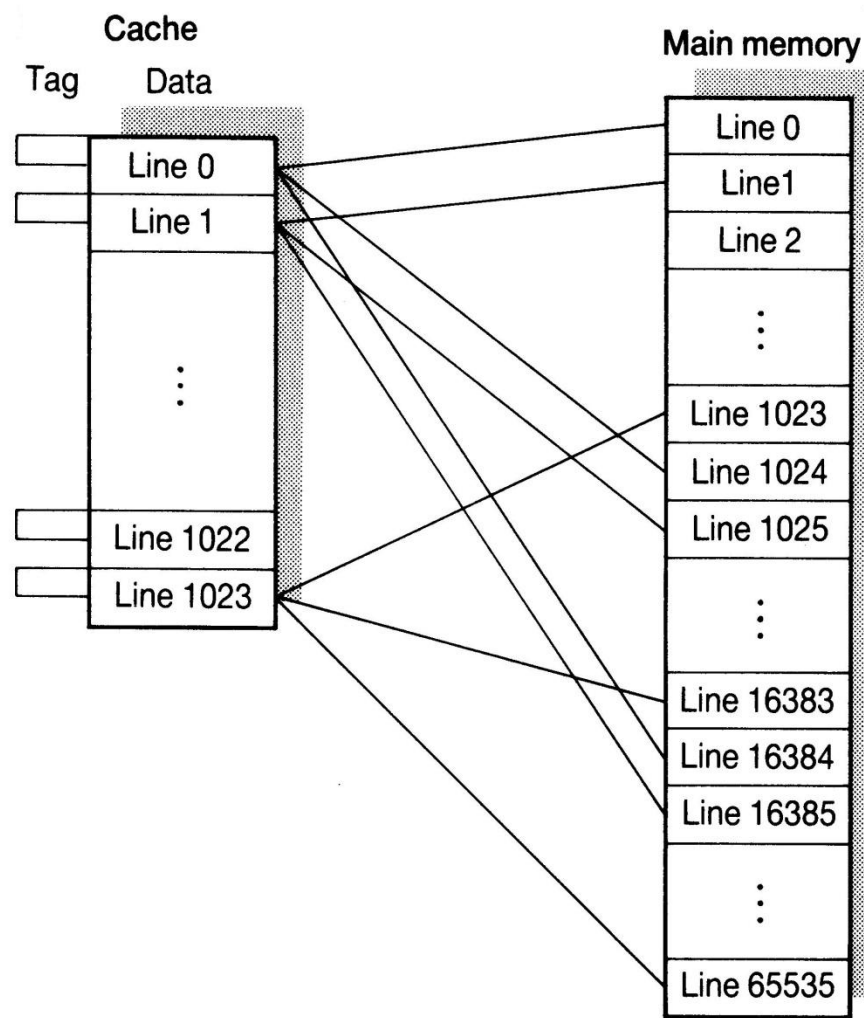


De Press

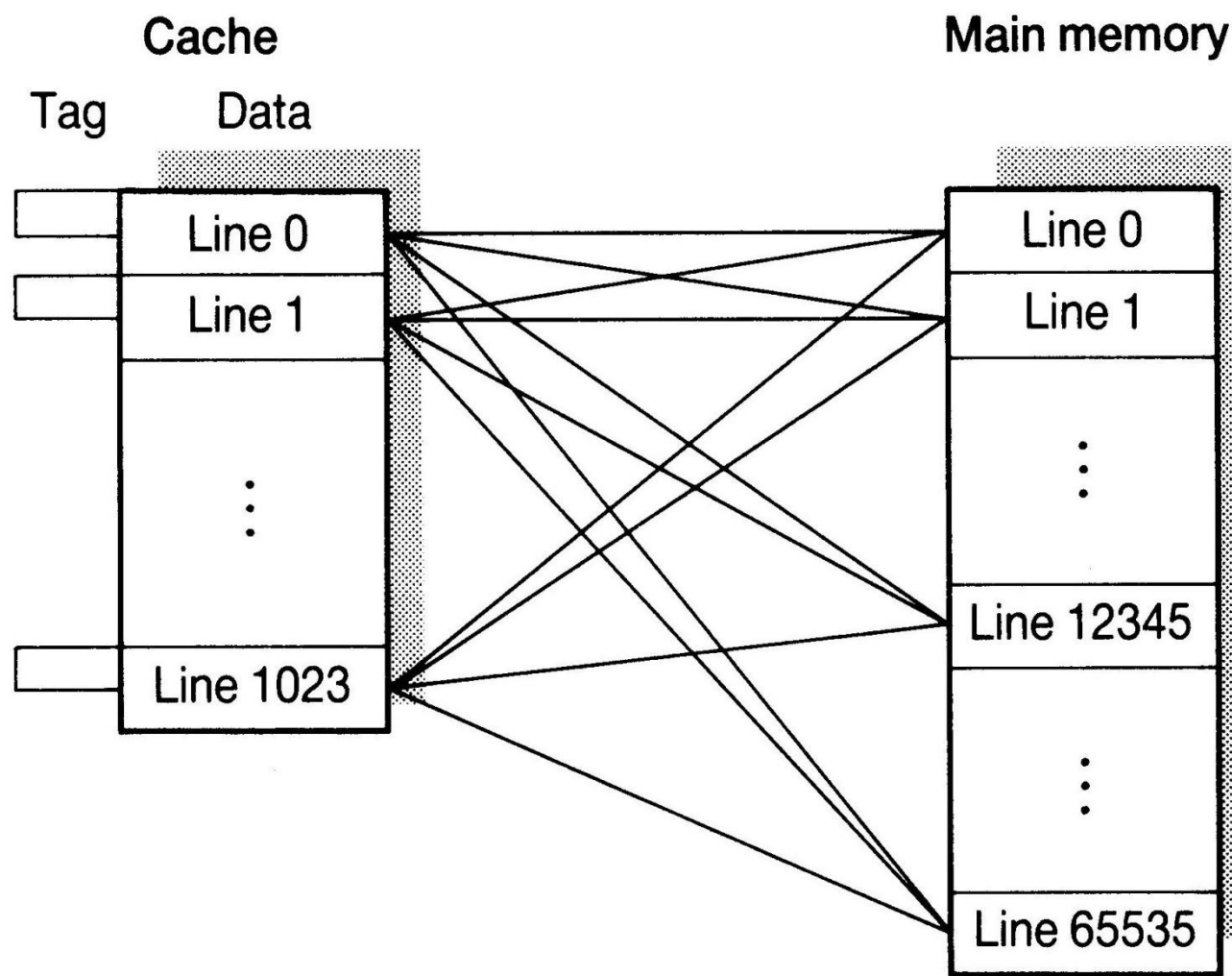
Kalhoz



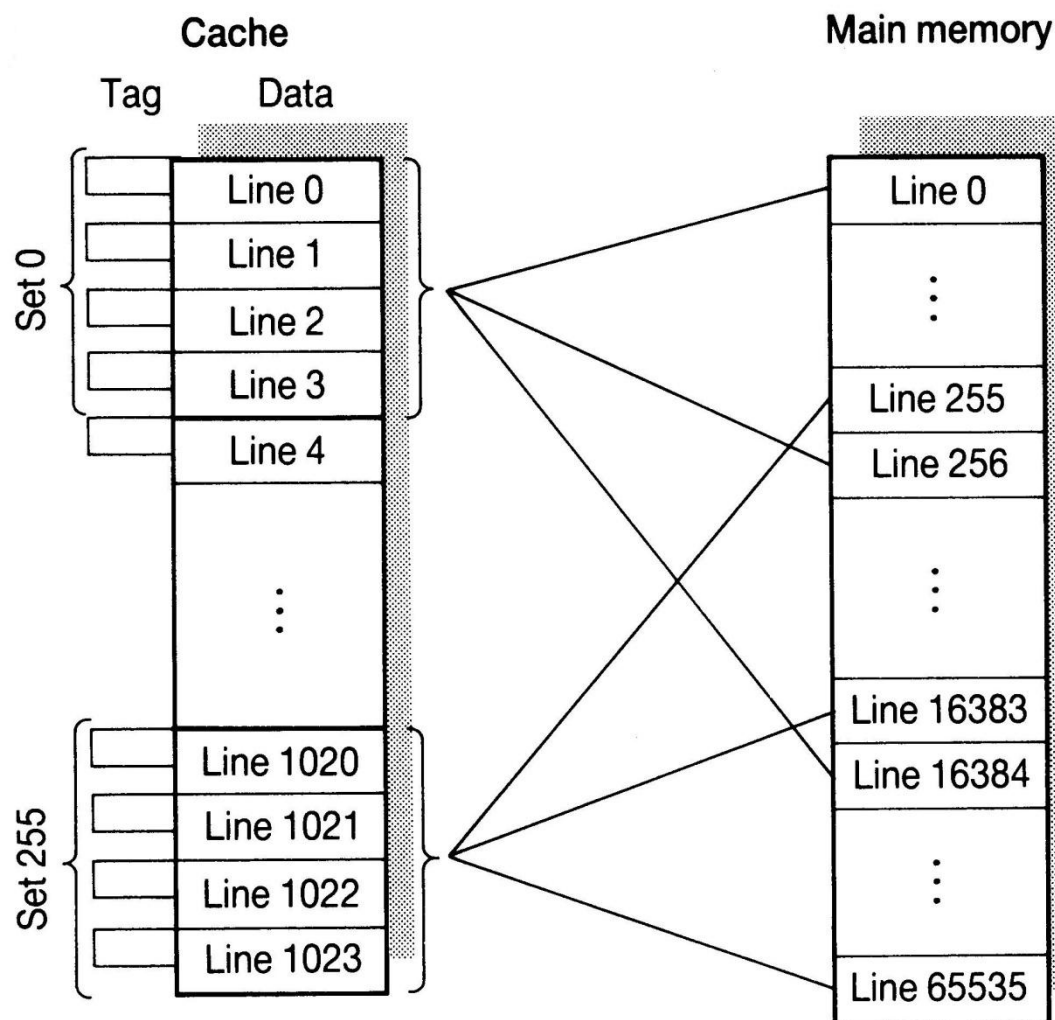
Direct Mapping Cache



Fully Associative Cache



Set Associative Cache



Cache - nominacje, Rada Wyspy (1)

- z uwzględnieniem info z tagów
 - MIN - co najdłużej potrzebne nie będzie
 - LRU - co najdłużej potrzebne nie było
- bez uwzględnienia info z tagów
 - FIFO - pierwsze w lata pierwsze wylata
 - Random - jasne!



Cache - nominacje, Rada Wyspy (2)

MIN

Cache
line

1: A * * *
2: B *E *
3: C * * *
4: D * B

ACBECDABEAC

Random

Cache
line

1: A * C *
2: B * *
3: C * E A *
4: D * E

ACBECDABEAC

FIFO

Cache
line

1: A * E *
2: B * A *
3: C * * B
4: D * C

ACBECDABEAC

LRU

Cache
line

1: A * D C
2: B * A *
3: C * * E
4: D E B

ACBECDABEAC

